

Abschließender Sachbericht

Si-III-V-Heterointegration für die Terahertz-Elektronik (HiTeK)

Leibniz-Einrichtung: Leibniz-Institut für Höchstfrequenztechnik

Aktenzeichen: SAW-2011-FBH-2

Projektlaufzeit: 01.01.2011-31.12.2012

Ansprechpartner: Prof. Dr. Wolfgang Heinrich, Telefon: +49 30 6392 2620, E-Mail: wolfgang.heinrich@fbh-berlin.de

Executive Summary Projekt HiTeK

Das Ziel des Vorhabens HiTeK war die Integration von elektronischen III-V-Bauelementen für die Höchsthfrequenztechnik in einen Silizium-BiCMOS-Prozess. Die Kombination der Vorteile beider Materialsysteme, im konkreten Fall InP-HBTs mit SiGe-BiCMOS, eröffnet neue Möglichkeiten, leistungsfähige Komponenten im Frequenzbereich 100...300 GHz auf einem Chip zu realisieren. Das Vorhaben wurde als Kooperation des Ferdinand-Braun-Instituts (FBH) mit dem Leibniz-Institut für innovative Mikroelektronik (IHP) durchgeführt. Die Erfahrungen und die Ausrüstung dieser beiden Leibniz-Institute bilden eine zumindest in Europa einmalige Konstellation, die für die beabsichtigte Thematik ideale Voraussetzungen bietet.

In einer ersten Phase wurden die erforderlichen Anpassungen der Prozessschritte vorgenommen und die neu erforderlichen Technologiemodule entwickelt. Dabei mussten verschiedene Herausforderungen bewältigt werden, die im Wesentlichen in den Inkompatibilitäten der beiden Materialsysteme und in der Forderung nach einer Ausrichtung der beiden Wafer zueinander (Alignment) mit mehr als 10 µm Genauigkeit begründet sind. Im zweiten Abschnitt des Projektes wurden dann die Prozessentwicklungen auf InP- und BiCMOS-Seite erfolgreich zusammengeführt und Schaltungen demonstriert - als Einzelblöcke in nur jeweils einer der beiden Technologien und als Module, die sowohl aus BiCMOS- als auch InP-Teilschaltungen bestanden und deshalb die Validierung der gesamten Technologie ermöglichten.

Die Ergebnisse lassen sich wie folgt zusammenfassen:

- Das Si-BiCMOS-Backend wurde für den Waferbondprozess adaptiert. Dies erforderte mehrere Modifikationen, von der Planarisierung der obersten Metallisierungsebene über das Anbringen von exakt justierten Alignment-Marken auf der Wafer-Rückseite bis hin zum Aussägen von 4 Wafern á 3" aus dem 8"-BiCMOS-Wafer.
- Der Prozess zum Bonden der InP- und der BiCMOS-Wafer und der Realisierung der Via-Verbindungen wurde erfolgreich etabliert, mit einem Alignment von besser als 10µm über den Wafer.
- Die hochfrequenz-optimierten Verbindungsstrukturen zwischen den InP- und den BiCMOS-Schaltungsteilen, die essentiell für die intendierten kombinierten Schaltungen sind, zeigen exzellente breitbandige Eigenschaften bis 220 GHz.
- Die InP-HBT auf dem BiCMOS Substrat zeigen gute Gleichstrom- und Hochfrequenzeigenschaften mit Grenzfrequenzen f_T und f_{max} von bis zu 400 bzw. 350 GHz.
- Die Vorteile der Kombination der Materialsysteme wurden anhand mehrerer monolithisch hetero-integrierter Schaltungen demonstriert, wobei besonderes Augenmerk auf die Signalerzeugung gelegt wurde. Beispiele sind zwei Signalquellen:
 - Ein 48 GHz-Oszillator mit nachfolgendem Verdoppler in BiCMOS und Leistungsverstärker in InP mit 96 GHz Ausgangsfrequenz und 2 dBm Leistung, der die Funktionstauglichkeit des InP-auf-BiCMOS-Prozesses dokumentiert.
 - Eine 164 GHz-Quelle, bestehend aus BiCMOS-Oszillator und einem Verdoppler mit Leistungsstufen in InP, die 0 dBm Ausgangsleistung liefert und die Eignung der Technologie für Frequenzen über 110 GHz nachweist.

Damit hat das HiTeK-Vorhaben die Projekt-Ziele voll erreicht. Der Prozess und die Entwurfsumgebung werden im Rahmen des derzeit laufenden SAW-Vorhabens ScienceFab weiter entwickelt. Der kombinierte Prozess wurde 2015 erstmals in einer Testvariante an ausgewählte Partner im Rahmen des IHP-Foundry-Angebots zur Verfügung gestellt.

Arbeits- und Ergebnisbericht

1. Motivation und Zielsetzung

Das Ziel des Vorhabens HiTeK war die Integration von elektronischen III-V-Bauelementen für die Höchsthfrequenztechnik in einen Silizium-CMOS-Prozess. Dieser Ansatz folgt der "More than Moore"-Strategie und adressiert einen "weißen Fleck" bei der Entwicklung der Integrationstechnologien für elektronische Schaltungen. Die CMOS-Technologie bietet hohe Integrationsdichte und unübertroffene Funktionalität, ist aber in der Ausgangsleistung bei steigender Frequenz limitiert, III-V-Transistoren wie der InP-Heterobipolartransistor (HBT) andererseits erreichen die gewünschten Leistungen und Effizienzen, sind aber bei Integrationsgrad und Komplexität beschränkt. Durch die Kombination der Vorteile beider Materialsysteme, im konkreten Fall InP-HBTs mit SiGe-BiCMOS, können leistungsfähige Komponenten im Frequenzbereich 100...300 GHz auf einem Chip realisiert werden.

Das Vorhaben wurde als Kooperation des Ferdinand-Braun-Instituts (FBH) mit dem Leibniz-Institut für innovative Mikroelektronik (IHP) durchgeführt. Die Erfahrungen und die Ausrüstung dieser beiden Institute bilden eine zumindest in Europa einmalige Konstellation, die für die beabsichtigte Thematik ideale Ausgangsvoraussetzungen bot.

2. Projektverlauf

In der Startphase wurden zunächst die Nahtstellen zwischen den beiden Technologien, der InP-HBT-Transferred-Substrate- und der Si-BiCMOS-Technologie, im Detail definiert. Dazu mussten Prozesskompatibilitäten geprüft und gemeinsame Arbeitsstandards für Layout, Schaltungsentwurf, Prozesstechnologie und nicht zuletzt auch administrative Vorgänge bei Schaltungsentwurf und Prozessierung festgelegt werden. Anschließend wurden die erforderlichen Anpassungen der Prozessschritte vorgenommen und die neu erforderlichen Technologiemodule entwickelt. Dabei mussten verschiedene Herausforderungen bewältigt werden, die im Wesentlichen in den Inkompatibilitäten der beiden Materialsysteme und in der Forderung nach einer Ausrichtung der beiden Wafer zueinander (Alignment) mit mehr als 10 µm Genauigkeit begründet sind.

Im zweiten Abschnitt des Projektes wurden dann die Prozessentwicklungen auf InP- und BiCMOS-Seite erfolgreich zusammengeführt. Dazu wurden am FBH und beim Partner IHP zwei Technologie-Runs in der so entstandenen InP-BiCMOS-Technologie durchgeführt. Der erste Run diente der Optimierung der Integration der beiden Prozesse und enthielt nur passive Test-Strukturen, insbesondere zur Validierung der Höchsthfrequenzübergänge zwischen den BiCMOS- und den InP-Schaltungsteilen. Der zweite Run beinhaltete im Wesentlichen Schaltungen, sowohl als Einzelblöcke in nur jeweils einer der beiden Technologien, zum anderen aber auch Module, die sowohl aus BiCMOS- als auch InP-Teilschaltungen bestanden und deshalb die Validierung der gesamten Technologie ermöglichten.

3. Ergebnisse

Die Ergebnisse lassen sich wie folgt zusammenfassen:

- Das Si-BiCMOS-Backend wurde für den Waferbondprozess adaptiert. Dies erforderte mehrere Modifikationen, von der Planarisierung der obersten Metallisierungsebe-

ne über das Anbringen von exakt justierten Alignment-Marken auf der Wafer-Rückseite bis hin zum Aussägen von 4 Wafern á 3" aus dem 8"-BiCMOS-Wafer.

- Der Prozess zum Bonden der InP- und der BiCMOS-Wafer und der Realisierung der Via-Verbindungen wurde erfolgreich etabliert, mit einem Alignment von besser als 10µm über den Wafer.
- Die hochfrequenz-optimierten Verbindungsstrukturen zwischen den InP- und den BiCMOS-Schaltungsteilen, die essentiell für die intendierten kombinierten Schaltungen sind, zeigen exzellente breitbandige Eigenschaften bis 220 GHz.
- Die Entwicklungen aus dem Vorläuferprozess mit rein passiven Elementen konnten erfolgreich auf den Hauptprozesslauf mit aktiven Elementen und Schaltungen übertragen werden.
- Die InP-HBT auf dem BiCMOS Substrat zeigen gute Gleichstrom- und Hochfrequenzeigenschaften mit Grenzfrequenzen f_T und f_{max} von bis zu 400 bzw. 350 GHz.
- Es wurden im Rahmen des Hetero-Integrations-Prozesses erfolgreich sowohl einzelne InP-Schaltungen und BiCMOS-Schaltungen als auch kombinierte Schaltungen auf InP-BiCMOS realisiert. Die messtechnische Charakterisierung erfolgte bis 220 GHz
- Die Vorteile der Kombination der Materialsysteme wurden anhand mehrerer monolithisch hetero-integrierter Schaltungen demonstriert, wobei besonderes Augenmerk auf die Signalerzeugung gelegt wurde. Beispiele sind zwei Signalquellen:
 - Ein 48 GHz-Oszillator mit nachfolgendem Verdoppler in BiCMOS und Leistungsverstärker in InP mit 96 GHz Ausgangsfrequenz und 2 dBm Leistung, der die Funktionstauglichkeit des InP-auf-BiCMOS-Prozesses dokumentiert.
 - Eine 164 GHz-Quelle, bestehend aus BiCMOS-Oszillator und einem Verdoppler mit Leistungsstufen in InP, die 0 dBm Ausgangsleistung liefert und die Eignung der Technologie für Frequenzen über 110 GHz nachweist.

Damit hat das HiTeK-Vorhaben die Projekt-Ziele voll erreicht.

4. Verwertung

Die Ergebnisse des Projektes sind wissenschaftlich sehr interessant und viel beachtet, wie auch anhand der Veröffentlichungen deutlich wird. Der Prozess und die Entwurfsumgebung bedürfen aber noch weiterer Optimierungen, bevor sie extern angeboten werden können. Dies erfordert nicht zuletzt eine engere Vernetzung der Prozess- und Entwurfsabläufe an beiden Instituten (IHP und FBH). Dies wird im Rahmen des derzeit laufenden SAW-Vorhabens ScienceFab weiter verfolgt. Es ist geplant, in 2015 den kombinierten Prozess in einer Testvariante an ausgewählte Partner zur Verfügung zu stellen, als spezielle Variante im Rahmen des IHP-Foundry-Angebots.

Darüber hinaus ist die InP-auf-BiCMOS-Technologie für weitere wissenschaftliche Projekte an FBH und IHP vorgesehen.

5. Beitrag der Kooperationspartner

Der Erfolg des Projektes basierte auf dem engen Zusammenwirken der beiden Partner FBH und IHP, nur so war der Ansatz überhaupt denkbar. Vom Kooperationspartner IHP wurden deshalb zahlreiche entscheidende Beiträge geleistet, die in Form der Waferlieferung zu den beiden institutsübergreifenden Versuchsdurchläufen und durch Design von BiCMOS-Schaltungen für diese Durchläufe in das Projekt eingeflossen sind.

6. Veröffentlichungen

1. T. Kraemer, I. Ostermay, T. Jensen, T. K. Johansen, F.-J. Schmueckle, A. Thies, V. Krozer, W. Heinrich, O. Krueger, G. Traenkle, M. Lisker, A. Trusch, P. Kulse, B. Tillack, "InP-DHBT-on-BiCMOS technology with f_T / f_{max} of 400 / 350 GHz for heterogeneous integrated millimeter-wave sources," IEEE Trans. ED, Vol. 61, No. 7, pp. 2209-2216, July 2013.
2. I. Ostermay, A. Thies, T. Kraemer, W. John, N. Weimann, F.-J. Schmückle, S. Sinha, V. Krozer, W. Heinrich, M. Lisker, B. Tillack, O. Krüger, "Three-dimensional InP-DHBT on SiGe-BiCMOS integration by means of Benzocyclobutene based wafer bonding for MM-wave circuits," Microelectronic Eng., Vol. 125, pp. 38-44, Aug. 2014.
3. M. Lisker, A. Trusch, A. Krüger, M. Fraschke, P. Kulse, Y. Borokhovych, B. Tillack, I. Ostermay, T. Krämer, A. Thies, O. Krüger, F.-J. Schmückle, V. Krozer, W. Heinrich, "InP-Si BiCMOS Heterointegration Using a Substrate Transfer Process," ECS Journal of Solid State Science and Technology 3 (2), (2014)
4. I. Ostermay, F.J. Schmückle, R. Doerner, A. Thies, M. Lisker, A. Trusch, E. Matthus, Y. Borokhovych, B. Tillack, W. Heinrich, T. Kraemer, V. Krozer, O. Krüger, T. Jensen, "220 GHz Interconnects for InP HBT on SiGe BiCMOS Integration," 2013 Int. Microwave Symposium Dig., paper WE2G-1, June 2013.
5. T. Krämer, M. Lisker, I. Ostermay, A. Thies, N. Weimann, O. Krüger, T. Jensen, F.J. Schmückle, V. Krozer, B. Tillack, W. Heinrich, "Merging InP HBTs with SiGe-BiCMOS," invited paper (3-2) presented at E-MRS 2013 Fall Meeting, Symposium A, Warsaw, Poland, Sept. 16-20, 2013.
6. T. Jensen, T. Al-Sawaf, M. Lisker, S. Glisic, M. Elkhoully, T. Kraemer, I. Ostermay, C. Meliani, B. Tillack, V. Krozer, W. Heinrich, "A 164 GHz Hetero-Integrated Source in InP-on-BiCMOS Technology," 2013 European Microwave Integrated Circuits Conference (EuMIC) digest, pp. 244-247.
- Dieses Paper wurde mit dem 2013 EuMIC Prize ausgezeichnet.